

Przebieg pracy zawodowej i naukowej na Wydziale Elektroniki i informatyki Politechniki Koszalińskiej

1. IMIĘ I NAZWISKO, TYTUŁ I STOPIEŃ NAUKOWY, STANOWISKO
Robert Berezowski, dr inż., adiunkt – doktorat obroniony w listopadzie 2007r

2. DZIAŁALNOŚĆ DYDAKTYCZNA

2.1. Prowadzone przedmioty i formy dydaktyczne

- **Algorytmy i struktury danych (ćwiczenia, wykłady),**
- **Algorytmy i złożoność obliczeniowa (ćwiczenia, wykłady)**
- **Metajęzyki (ćwiczenia, wykłady)**
- **Witryny i portale internetowe (projekt, ćwiczenia, wykłady)**
- **Oprogramowanie użytkowe (ćwiczenia, wykłady)**
- **Metody numeryczne (ćwiczenia, wykłady)**
- **Zastosowanie programowania obiektowego (projekt)**
- **Automatyzacja testów, wzorce i narzędzia (wykład)**

W/w przedmioty prowadzone były na studiach stacjonarnych, niestacjonarnych, a także na studiach podyplomowych.

2.2. Publikacje dla potrzeb dydaktyki

- **Wykład multimedialny, zestaw ćwiczeń, przykładowe aplikacje dla przedmiotu Metajęzyki w projekcie Unijnym „Inżynier pilnie poszukiwany”**
- **Wykład multimedialny „Witryna internetowa bez HTML czyli XML i CSS”, w szkołach na terenie województwa Zachodniopomorskiego i Pomorskiego.**

2.3. Pomoce dydaktyczne

- **opracowanie zestawu ćwiczeń i wykładów z przedmiotu Metajęzyki (co roku zmiana – uaktualnienie treści 10 do 15%)**
- **opracowanie zestawu ćwiczeń i wykładów do przedmiotu Witryny i portale internetowe (co roku zmiana – uaktualnienie treści 10 do 15%)**
- **opracowanie zestawu ćwiczeń przedmiotu Algorytmy i złożoność obliczeniowa**
- **opracowanie zestawu ćwiczeń i wykładów do przedmiotu Oprogramowanie użytkowe (ćwiczenia, wykłady)**
- **opracowanie zestawu ćwiczeń i wykładów do przedmiotu Metody numeryczne (ćwiczenia, wykłady)**
- **opracowanie wykładów do przedmiotu Automatyzacja testów oprogramowania (wykłady)**
-

2.4. Inne działania

- **Wypromowanie 35 magistrów z kierunku Informatyka**
- **Wypromowanie 1 magistra z kierunku Automatyka i Robotyka**
- **Wypromowanie 118 inżynierów z kierunku Informatyka**
- **Wypromowanie 1 inżyniera z kierunku Automatyka i Robotyka**
- **Wypromowanie 1 inżyniera z kierunku Elektronika i Telekomunikacja**
- **Wypromowanie 2 inżynierów z kierunku Edukacja Techniczno-informatyczna**
- **Recenzowanie 277 prac dyplomowych na kierunkach Informatyka i Elektronika**

3. DZIAŁALNOŚĆ NAUKOWA

3.1. Publikacje naukowe (rodzaje, wydawnictwa, ilość)

[1] Hardware realization of the modular Exponentiation operation in cryptographic systems based on binary and multivalued logic, 16th International Conference Mixdes 2009, 25-27 Czerwca 2009, Łódź / 2009r. / strony: 210-214, MASLENNIKOW O., Maslennikowa N., Pawłowski P., Rajewska M., Berezowski R., (Ministerialna Lista Czasopism – 0 pkt)

[2a] Realizacja sprzętowa operacji potęgowania modularnego w systemach kryptograficznych, Przegląd Elektrotechniczny, Numer 11/2009, /2009r./ strony: 210-214 Maslennikow O., Maslennikowa N., Pawłowski P., Rajewska M., Berezowski R., (Ministerialna Lista Czasopism – 0 pkt)

[2b] Realizacja sprzętowa operacji potęgowania modularnego w systemach kryptograficznych, PRZEGLĄD ELEKTROTECHNICZNY r. 2009, str. 48 210-214 (Artykuł konferencyjny) Oleh Masliennikov, Nataliya Maslennikova, Piotr Pawłowski, Magdalena Rajewska, Robert Berezowski (Ministerialna Lista Czasopism – 9 pkt)

[3] Wykorzystanie bramek prądowych i napięciowych CMOS do realizacji funkcji bloku S-box algorytmu Whirlpool. ELEKTRONIKA-KONSTRUKCJE, TECHNOLOGIE, ZASTOSOWANIA Tom 11 r. 2008, str. 196-199 (Artykuł) Magdalena Rajewska, Robert Berezowski, Oleh Masliennikov, Adam Słowik (Ministerialna Lista Czasopism – 9 pkt)

[4] Minimalizacja opisów funkcji w algebrze bramek prądowych, ZESZYTY NAUKOWE POLITECHNIKI KOSZALIŃSKIEJ WYDZIAŁU ELEKTRONIKI I INFORMATYKI Nr 3 r. 2011, (Artykuł), Robert Berezowski (Ministerialna Lista Czasopism – 0 pkt)

3.2. Inne twórcze osiągnięcia zawodowe (patenty, programy komputerowe, nowe konstrukcje i technologie)

- **Projekt badawczy własny (MNiSW) O N515 086737 Zastosowanie układów cyfrowych pracujących w trybie prądowym w jednostkach przetwarzających systemów kryptograficznych – kierownik lata 2009 – 2012, kierownik.**
- **Projekt badawczy własny (MNiSW) N515 002 32 0176 „Zastosowanie arytmetyki ułamkowej w reprogramowalnych jednostkach przetwarzających systemów jednoukładowych”, lata 2007–2008, wykonawca.**
- **opracowano podstawy projektowania układów cyfrowych na poziomie logicznym w technologii bramek prądowych, metody optymalizacji i automatyzacji**
- **Udział w programie HARP – zdalny dostęp do platformy programowo-sprzętowej z firmą Intel – październik 2017r.**

4. INFORMACJA O PRACY KWALIFIKACYJNEJ

W swojej pracy naukowej po doktoracie zająłem się projektowaniem i optymalizacją układów realizowanych w technologii bramek prądowych. Prace koncentrują się głównie na powiązaniu zagadnień związanych z optymalizacją układów cyfrowych, logiką wielowartościową, systemami resztowymi i kryptografią. Jednym z zagadnień było zautomatyzowanie algorytmu/procedury projektowania układów na poziomie bramek logicznych. Posiadając tablicę prawdy lub implikanty pierwotne funkcji chcemy otrzymać

zoptymalizowany opis funkcji w algebrze bramek prądowych. Efektem tych prac badawczych jest algorytm minimalizacji w oparciu o funkcje wzorcowe. Opracowałem algorytm wyszukiwania specjalnych układów jedynek nazwanych przeze mnie tblokiem. W zespole badawczym zaproponowano algorytm minimalizacji oparty o metodę Quine'a-McCluskey'a, w którym proponuję wyszukiwać 3 rodzaje bloków, prostych do realizacji w technologii bramek prądowych (sbloki, tbloki oraz xor). Ciekawym pomysłem było praktyczne wykorzystanie technologii bramek prądowych w kryptografii. Opracowałem w technologii bramek prądowych modele układów kryptograficznych, które zostały przeze mnie przetestowane na poziomie logicznym. Układy te testowane są w języku VHDL, do którego stworzyłem bibliotekę wraz z bramkami pracującymi w systemie wielowartościowym. Zrealizowany przeze mnie układ RSA pracuje w systemie wielowartościowym. W układzie RSA zaproponowałem układ potęgowania pracujący w mieszanym systemie wielowartościowym - dwójkowo-ósemkowym. Przetestowany został również układ potęgowania modularnego (oparty o system resztowy). Do projektowania systemów wielowartościowych opracowano algorytm ich minimalizacji. W kolejnych badaniach będę chciał skupić się na heurystycznych metodach minimalizacji z możliwością ich komputerowej realizacji (dostosowanie metody Espresso do optymalizacji układów w technologii bramek prądowych). Głównym założeniem prowadzonych przeze mnie badań jest praktyczne pokazanie, że bramki prądowe realizujące funkcje logiczne w systemach wielowartościowych pozwalają zaprojektować układ prostszy, zajmujący mniej powierzchni i realizujący taką samą funkcjonalność jak standardowy układ cyfrowy. Jednoczesne badania prowadzone przez inne osoby w zespole wskazują również, że układy tak zaprojektowane będą bezpieczniejsze jeżeli chodzi o wycieki informacji (mniejszy poziom emisji elektromagnetycznej układu oraz mniejsze zmiany poboru mocy ze źródła zasilania).

Po zakończonym w 2012 roku **Projekcie badawczym własnym (MNiSW) O N515 086737** zdecydowano się na zmianę kierunku dalszych badań z Elektroniki na Informatykę. Kolejne lata stanowią przegląd literatury ukierunkowany dwoma głównymi nurtami: kryptografia oraz systemy wielowartościowe, resztowe i arytmetyka ułamkowa. W kolejnych badaniach nastąpi implementacja układów kryptograficznych w FPGA w oparciu o własne algorytmy przetwarzania oparte o wspomniane systemy liczbowe. Efektem docelowym będzie propozycja wielowartościowego układu FPGA oraz przykłady implementacji.

W październiku 2017r. uzyskano zdalny dostęp do platformy programowo-sprzętowej w programie HARP (dzięki współpracy z firmą INTEL), gdzie zdobyte wcześniej umiejętności programowania w języku opisu sprzętu będzie można praktycznie wykorzystać. W planach na najbliższe 2 lata jest użycie tej platformy do projektowania różnego rodzaju algorytmów związanych z kryptografią. Jednocześnie w ciągu dwóch lat powinien zostać napisany wniosek o grand, który otworzy możliwość zrobienia habilitacji.

5. DZIAŁALNOŚĆ ORGANIZACYJNA

5.1. Pełnione funkcje organizacyjne

- **Prodziekan ds Studenckich (lata 2016 - 2020)**
- **Sekretarz Wydziałowej Komisji Rekrutacyjnej (lata 2001 - 2008)**
- **Rzecznik Komisji Dyscyplinarnej ds Studentów (lata 2008 - 2011)**
- **Elektor uczelniany (lata 2008 - 2016)**
- **Członek Rady Wydziału Elektroniki i Informatyki (lata 2008 – 2020)**
- **Przygotowywanie wniosków o projekty unijne:**
 - **Program staży dla studentów Wydziału Elektroniki i Informatyki Politechniki Koszalińskiej – uzyskany**
 - **Program „Zwiększenie kompetencji dydaktycznych kadry oraz kompetencji studentów w ramach programu POWER” - w trakcie oceniania**

5.2. Inne np. popularyzacja nauki i dydaktyki

- **Kierownik wydziałowy projektu unijnego „Inżynier Pilnie Poszukiwany” (lata 2009 - 2011)**
- **Współtwórca zadań z Informatyki w ogólnopolskim konkursie „Bieg Po indeks” organizowanym przez PK (lata 2008 – 2011)**
- **Współorganizator konkursu „Zaprogramuj swoją przyszłość w Koszalinie” wspólnie z GlobalLogic**
- **Współorganizator konkursu „Najlepszy z Informatyki” wspólnie z LO Broniewski**
- **Promowanie uczelni w szkołach średnich (lata 2008 - 2017)**

6. UZYSKANE NAGRODY I WYRÓŻNIENIA

- **Nagroda drugiego stopnia Rektora PK – 2008r.**
- **Nagroda trzeciego stopnia Rektora PK – 2017r.**

Koszalin dn. 09.11.2017